

Title	並列処理形通信網トラヒックシミュレータNEWTS (待行列理論とその応用)
Author(s)	戸田, 彰
Citation	数理解析研究所講究録 (1981), 425: 83-91
Issue Date	1981-04
URL	<a href="http://hdl.handle.net/2433/102606">http://hdl.handle.net/2433/102606</a>
Right	
Type	Departmental Bulletin Paper
Textversion	publisher

## 並列処理形通信網トラヒックシミュレータNEWS

電電公社武蔵野電気通信研究所 戸田 彰

1. まえがき

電話網を中心として通信網は拡大の一途をたどっている。これに伴い通信網の信頼性評価、性能評価、トラヒック制御などの課題が大きくフロースアップされてきた。これら通信網の確率的問題に対し種々の検討手法が考えられるが、通信網は大規模かつ複雑なため一般には理論的解析は非常に困難であり、通常は汎用大型計算機を使用したシミュレーションによる解析手法が用いられている。しかし、この方法には計算時間がかかることと、ターンアラウンドタイムが長いという欠点があり、シミュレーションの効率向上が望まれている。

電電公社武蔵野電気通信研究所では、通信網が独立性の高い多数の交換機から構成されていることに着目し、複数のマイクロプロセッサから成る通信網トラヒックシミュレータNEWS (NEtWork Traffic Simulator) を(株)日立製作所

システム開発研究所と共同して開発した<sup>(1)~(3)</sup>。

NETSは、各々の交換点の擬似処理をマイクロプロセッサで並列に行うことにより通信網全体のシミュレーションを行うものであり、以下の特長を持つ。

(1) 通信網の機能を並列に擬似することにより大形計算機より早い速度でシミュレーションが可能である。

(2) 網形態は任意に指定することができ、回線交換網、蓄積交換網など各種通信網の評価に適用することができる。

(3) マイクロプロセッサを用いているため汎用大形計算機に比べ非常に安価である。

(4) マイクロプロセッサ用シミュレーション言語COSMICを使用しているので、汎用シミュレーション言語GPSSと同程度にプログラムの作成が容易である。

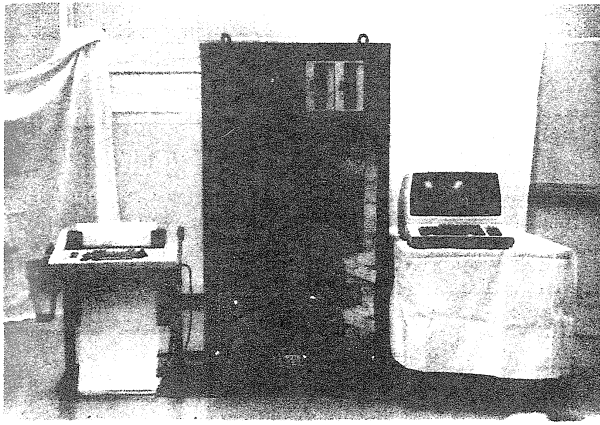
## 2. NETSのハードウェア

### 2.1 プロセッサの機能

今回開発したNETSは20台のマイクロプロセッサと入出力装置（コンソールタイプライタ、ディスプレイ、フロッピディスク）から構成されている（写真1）。

マイクロプロセッサは、マスタプロセッサMP（1台）とノードプロセッサNP（19台）の2種類がある。

MPは、NPの実行管理、統計データの収集・編集・出力、

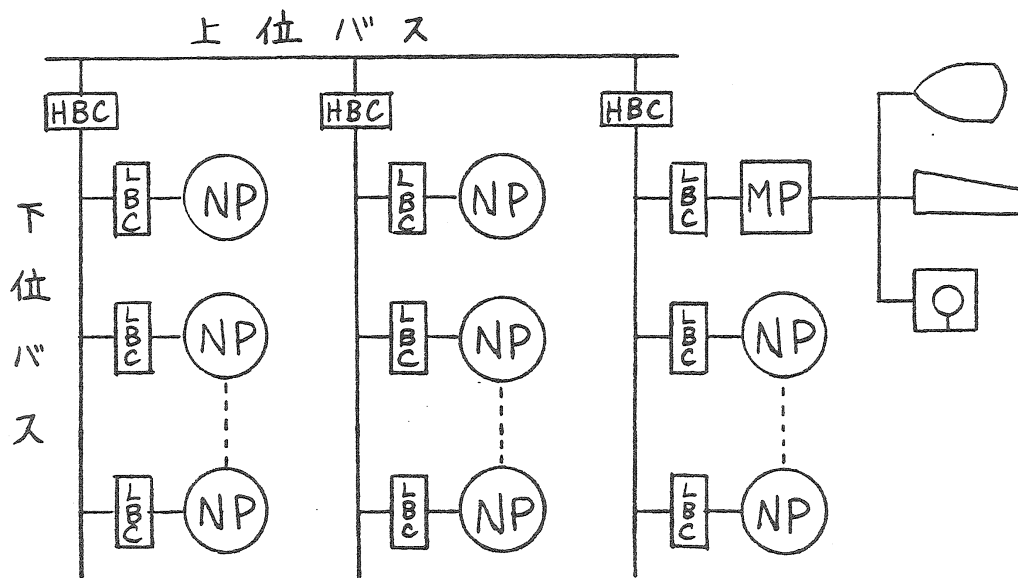


I/O機器インタフェースなどを行う。NPは、各交換点の擬似動作、統計データの収集およびMPへの転送を行う。

写真1. 通信網トラヒックシミュレータNEWTS

## 2.2 プロセッサ間結合方式

マイクロプロセッサは、図1に示すように上位バスおよび下位バスからなる2段の階層形共通バス方式によって接続



MP: マスタプロセッサ    HBC: 上位バスコントローラ  
NP: ノードプロセッサ    LBC: 下位バスコントローラ

図1. 階層形共通バス結合

されている。

上位バスには，上位バス・カップラ（HBC）を通して最大8組の下位バスを結合でき，各々の下位バスには下位バス・カップラ（LBC）を通して最大8台のマイクロプロセッサを結合することができる。従って，図1に示した2段の階層形共通バス結合方式は，64台までのマイクロプロセッサを結合できる。

任意の2つのプロセッサ間のデータ伝送は，8ビットのデータバスを用いたパラレル伝送であり，DMA（Direct Memory Access）転送により最大1メガバイト/秒の転送が可能である。また，図2に示すような並列伝送を行うことができるため，システム全体の伝送能力はさらに大きなものとなっている。

なお，共通バス結合方式では多数のプロセッサ間でバスの競合が起こった時，ひとつのプロセッサにバスの使用权を与

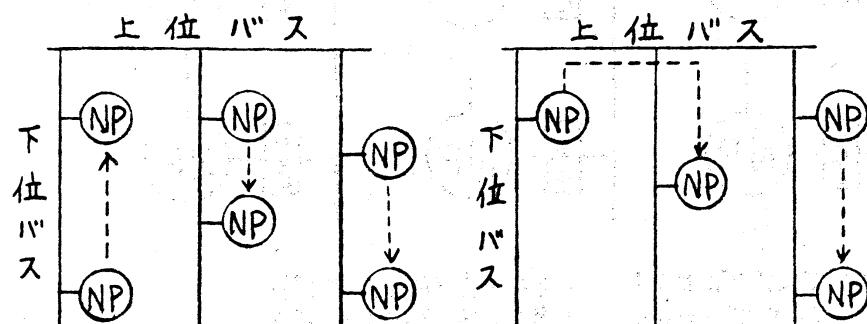


図2. 並列伝送

える競合制御が必要である。NEWSでは、各BCが競合制御機能を有しており、かつバス使用权の均等化を図っている。

### 3. ソフトウェア構成

NEWSのソフトウェア構成を図3に示す。MPとNPでは異なる構成をとっている。

MPは、フロッピーディスクを使用することから汎用標準のOSであるFDOS (Floppy Disk Operating System) とそのモニタであるEMS (Executive Monitor System) によりマ

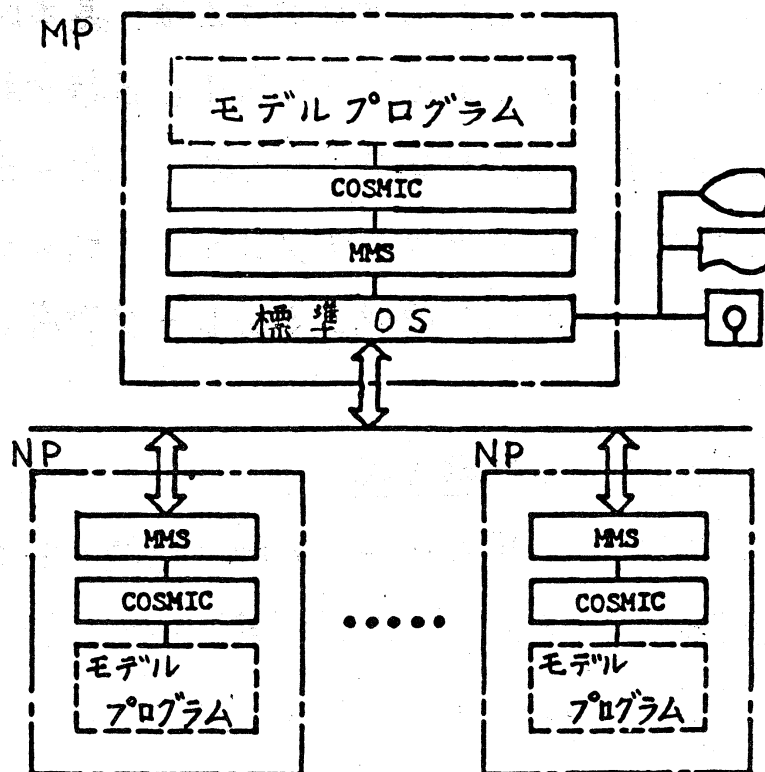


図3. ソフトウェア構成

ン・マシンインタフェース機能を実現している。

MMS (Multi Monitor System) は、階層形共通バス専用のモニタであり、マイクロプロセッサ間の通信制御、割込制御、デバッグ機能を有している。

COSMIC (COncurrent Simulation program using multi-Microcomputer Compound) は、MMSのもとで動作するシミュレーション制御プログラムであり、GPSSと同様にモデルプログラムを1ステップずつ解釈してシミュレーションを実行する方式をとっている。

シミュレーション・モデルプログラムは、基本的にはGPSS言語のサブセットであるCOSMIC言語で記述される。表1にCOSMIC言語とGPSS言語の比較を示す。例えば、DISPATCHはトランザクションを別のプロセッサに送る機能であり、並列処理形シミュレータ特有のブロック命令である。

#### 4. シミュレーション制御方式

実際の通信網の交換機において同じ時間を要する処理でも、処理種別毎にシミュレーション実行にかかる時間は異なってくる。従って、シミュレーション全体の進行に矛盾が生じないようにするため各プロセッサの処理の同時性を保障する必要がある。

表1. COSMICとGPSSの言語比較

ブロック	COSMIC	GPSS	ブロック	COSMIC	GPSS
1 GENERATE	○	○	22 DEPART	○	○
2 TERMINATE	○	○	23 TABULATE	○	○
3 ADVANCE	○	○	24 ASSIGN	○	○
4 SEIZE	○	○	25 INDEX	△	○
5 RELEASE	○	○	26 MARK	○	○
6 PREEMPT		○	27 PRIORITY	○	○
7 RETURN		○	28 COUNT		○
8 ENTER	○	○	29 SELECT		○
9 LEAVE	○	○	30 SAVEVALUE	○	○
10 LOGIC	○	○	31 MSAVEVALUE	○	○
11 LINK	○	○	32 BUFFER	○	○
12 UNLINK	△	○	33 TRACE		○
13 SPLIT	○	○	34 UNTRACE		○
14 ASSEMBLE	△	○	35 PRINT	○	○
15 GATHER	△	○	36 CHANGE		○
16 MATCH		○	37 EXECUTE		○
17 TRANSFER	○	○	38 COUNTER	○	} 特有のもの COSMIC
18 LOOP	○	○	39 DISPATCH	○	
19 TEST	○	○	40 ACCEPT	○	
20 GATE	○	○	41 OUTPUT	○	
21 QUEUE	○	○			

○:所有ブロック

△:他のブロックで代用

NEWSでは、前述したようにMPが全体を制御管理する方式をとっている。すなわち、MPは全体の時刻管理を行い、各NPはその時刻に行うべきシミュレーション処理を実行する方式である。図4にその説明図を示す。

MPがシミュレーションの開始を各NPに伝達すると、各NPは各々分担しているモデルについて時刻0のシミュレーション処理を開始する。シミュレーションの途中で他のNPが分担しているモデルに情報伝達を行う必要が生じた場合には、共通バスを経由して伝送が行われる。その時刻に対する



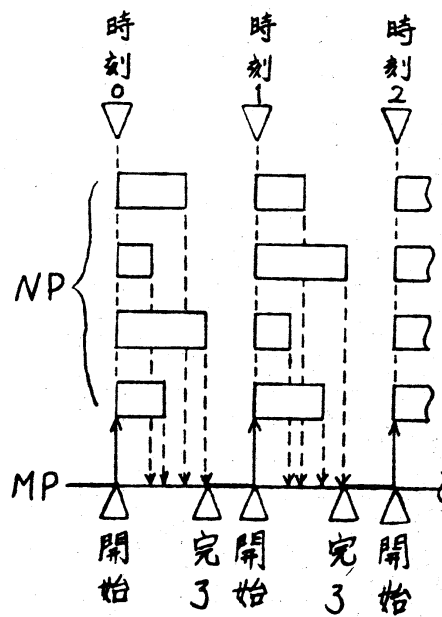


図4. シミュレーション制御方式

全てのシミュレーション処理が終了すると、その旨をMPに連絡する。

MPは、全てのNPの処理が終了したことを検出すると、次の時刻への歩進を各NPに伝達する。これによって、各NPは次の時刻に対するシミュレーション処理を一斉に開始する。これらの処理を繰返すことによ

て、並列シミュレーションが実行される。

#### 5. むすび

通信網に対するシミュレーションの効率化と待ち行列網に対する汎用的シミュレーション手法の確立を目的として、複数のマイクロプロセッサを用いた並列処理形通信網トラヒックシミュレータNEWTSを開発した。

NEWTSを電話網トラヒック制御シミュレータに適用した結果、通信網のトラヒック特性を解析する手法として妥当であること、また従来の汎用大型計算機による直列形シミュレーションに比べ計算時間を約1/2に短縮できることが確認された。

現在、パケット交換網ルーティングの解析に利用するためシミュレーション・モデルプログラムを作成しており、NETSの適用範囲は更に広がっていくと考えられる。

### 参考文献

- (1) 稲守他：複合マイクロプロセッサによる並列処理形通信網シミュレータ，信学技報EC79-78 (Feb. 1980)
- (2) 竹之内他：複合マイクロコンによる並列処理シミュレータ，マイクロコンピュータ応用国際コンファレンス'80, pp. 745~753 (Jul., 1980)
- (3) H. Takenouchi et al : Parallel Processing Simulator for Network Systems using Multi-microcomputer, COMPCON Fall '80 (Sept., 1980)